

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-259039
 (43)Date of publication of application : 29.09.1998

(51)Int.CI. C03C 27/04

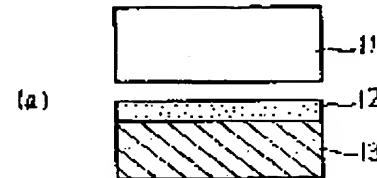
(21)Application number : 09-064586 (71)Applicant : FUJITSU LTD
 (22)Date of filing : 18.03.1997 (72)Inventor : HONJO ICHIRO

(54) ANODIC BONDING AND DEVICE THEREFOR

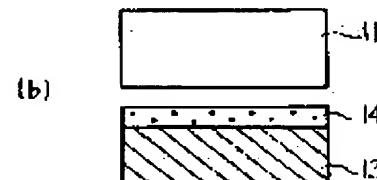
(57)Abstract:

PROBLEM TO BE SOLVED: To enable to realize a uniform anodic bonding strong in adhesivity and produce functional elements having fine three-dimensional structures, such as micromachines, by disposing a metal layer for forming an eutectic compound between a glass layer and a conductor or semi-conductor layer, heating the layers, and subsequently applying a direct current voltage between the glass layer and the conductor or semi-conductor layer.

SOLUTION: This method for the anodic bonding comprises inserting a metal layer capable of forming an eutectic compound together with silicon 14 at a lower temperature than the softening point of glass 11, such as a gold layer, between the glass 11 and a conductor or semiconductor layer 13 such as a silicon layer, heating the metal layer at a temperature above the eutectic point with a heater 15 to react the conductor or semi-conductor 13 with the metal layer 14, thus forming the region 14 of the eutectic compound on the interface of the silicon 13, and subsequently applying a direct current voltage to the glass 11 as a cathode and to the silicon 13 as an anode to anodically bond the glass 11 to the silicon 13.



(a)



(b)

~~~~~ 15

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-259039

(43)公開日 平成10年(1998)9月29日

(51)Int.Cl.<sup>6</sup>

C 0 3 C 27/04

識別記号

F I

C 0 3 C 27/04

A

審査請求 未請求 請求項の数5 O L (全10頁)

(21)出願番号

特願平9-64586

(22)出願日

平成9年(1997)3月18日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72)発明者 本荘 一郎

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通 株式会社内

(74)代理人 弁理士 井桁 貞一

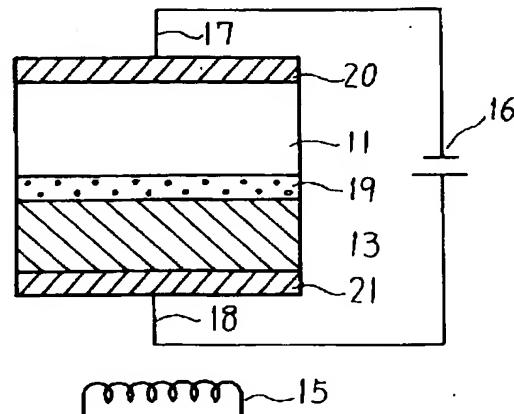
(54)【発明の名称】 陽極接合方法及び装置

(57)【要約】

【目的】 接合面のごみ等や基板のそりの存在によってポイドが発生し、接合に不均一が生じることで、接合強度が低下するという問題を解決し、均一で接着性の強い陽極接合を実現する。

【構成】 ガラス層と半導体又は導体層との間にガラスの軟化点よりも低温で半導体又は導体と共に晶化する金属層を介在させ加熱し、半導体又は導体層側を陽極、ガラス層側を陰極として、両電極間に直流電圧を引加することにより、ガラス層と半導体又は導体層を接合する陽極接合方法。

本発明の原理(その2)



## 【特許請求の範囲】

【請求項1】 ガラス層と、導体又は半導体層と、前記ガラス層と前記導体又は半導体層の間にガラスの軟化点よりも低温で導体又は半導体と共に晶化する金属層を介在させ、加熱する工程と、

前記導体又は半導体層側を陽極、前記ガラス層側を陰極として、これら両電極間に直流電圧を引加することにより、前記ガラス層と前記導体又は半導体層を接合する工程とを有することを特徴とする陽極接合方法。

【請求項2】 前記導体又は半導体層としてシリコンを用いることを特徴とする請求項1記載の陽極接合方法。

【請求項3】 前記導体又は半導体層と前記ガラス層の間に介在させる前記金属層として金を用いることを特徴とする請求項1記載の接合方法。

【請求項4】 対になった2つの面を有するガラス層の第1の面と第1の導体又は半導体層とで前記ガラス層の軟化点よりも低温で導体又は半導体と共に晶化する金属層をはさんで加熱する工程と、

前記第1の導体又は半導体層側を陽極、前記ガラス層側を陰極として、これら両電極間に直流電圧を引加することにより、前記ガラス層と前記第1の導体又は半導体層を接合する工程と、

前記ガラス層の第2の面と第2の導体又は半導体層とで前記ガラス層の軟化点よりも低温で導体又は半導体と共に晶化する金属層をはさんで、加熱する工程と、

前記第2の導体又は半導体層側を陽極、前記ガラス層側を陰極として、これら両電極間に直流電圧を引加することにより、前記ガラス層と前記第2の導体又は半導体層を接合する工程とを有することを特徴とする陽極接合方法。

【請求項5】 素子構造を有する導体又は半導体層と、前記導体又は半導体層と金属との共晶化層と、前記共晶化層とガラス層とが陽極接合されていることを特徴とする装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、例えばマイクロセンサやマイクロ電子銃等の微細な三次元構造をもつ機能素子を製造する技術として重要なシリコンとガラスの陽極接合の製造方法に関する。

## 【0002】

【従来の技術】 陽極接合方法は、金属等の導体やシリコン等の半導体と、ガラス等の無機絶縁膜とを接着剤を用いて比較的の低温のプロセスにて強固に接合させることができ可能な接合方法である。この方法は、マイクロマシンなどの微細な三次元構造の形成に幅広く利用されている。これは、微細加工を必要とするマイクロマシン等を一度に多数製造しようとすると、加工対象をウェハ状態で接合する必要があり、この場合、陽極接合によれば位置ずれを起こさず均一な接合を確実に行うことが比較的

容易だからである。尚、陽極接合に適した材料や接合条件等については、例えばG. Wallis and D. I. Pomerantz, *Journal of Applied Physics*, Vol. 40(1969), pp. 3946-3949に詳しく記述されている。次に、図11を使って、シリコンとガラスとの間の陽極接合の原理を説明する。

図中、80はシリコン、81はガラス、82はガラス81におしあてた金属の陰極端子、83はシリコン80に接続された陽極端子、84は電源、85は加熱装置を表す。

【0003】 図11(a)に示すように、シリコン80とシリコン80上に載置されたガラス81とは、これらを加熱するヒーター等を備えた加熱装置85の上に載置され、ガラス81には陰極端子82が押し当てられている。また、シリコン80には陽極端子83が電気的に接続されており、陽極として作用する。陽極接合法により接合されるシリコン80とガラス81は、まず、加熱装置85により、200~400℃に加熱される。次いで、陽極端子83と陰極端子82間に300~800Vの直流電圧を1~3分引加する。ガラス81内部にはNa<sup>+</sup>が存在するが、加熱により、正のNa<sup>+</sup>イオンがガラス81の中を動きやすくなる。そこへ、電圧の引加によってNa<sup>+</sup>イオンは陰極82へと引かれて移動し、陰極82付近で中性化して析出する(図11(a))。

【0004】 一方、ガラス81中には不対電子を有する酸素等の負のイオンも存在するが、この負イオンは、ガラス81中に残る。従って、ガラス81がシリコン80と接している界面近傍86では負のイオン密度が最大となり、図11(b)に示すように、ガラス81とシリコン80の間86に強い静電引力が生じ、この静電引力によってガラス81とシリコン80の密着が起きる。

【0005】 さらに、ガラス81中の酸素とシリコン80とが共有結合することにより、ガラス81とシリコン80との間により強い接合が生じる。このようにして結合し一体化したガラス81とシリコン80との界面には、図11(c)に示すように、中性な空間電荷領域87が形成され、その両側には正負の薄い電荷領域が形成されるものと考えられる。この時点で、Na<sup>+</sup>イオンの移動がなくなって電流は流れなくなり、陽極接合が完了する。

【0006】 以上が陽極接合の原理であり、従来は、このように直接ガラスとシリコンとを接触させて接合を行っていた。

## 【0007】

【発明が解決しようとする課題】 以上のような陽極接合方法による陽極接合の接着の強さは、接合面の凹凸による影響が大きい。図12を使って、ガラスとシリコンの接触界面に微小な塵埃がある場合や反りがある場合は接着が弱くなるという問題を説明する。図12では、90はシリコン、91はガラスを示している。図12(a)では、シリコン90とガラス91の界面に塵埃92が存す

る場合を示しており、また、図12(b)では、シリコン90、ガラス91の界面に反り等があり、隙間93が生じている場合を示している。図12(c)は、界面に塵埃92が存するシリコン90とガラス91とを加熱し、陰極96と陽極97間に電源98により直流電圧をかけて陽極接合を形成したものを示している。図に示すように、シリコン90とガラス91との界面の平坦な箇所では空間電荷領域94が均一に形成され、陽極接合が均等に起こるので、その部分においては強固に接着されているが、塵埃92の回りでは、塵埃92が正負イオンの移動や結合が阻害し、接合が進まないため、未接着部分、即ちボイド95が生じてしまう。

【0008】図13はこのようなボイド95が発生した陽極接合後のシリコンウェハ90とガラス板91の様子を模式的に表したものである。以上説明したように、従来の方法による陽極接合では、接合面のごみ等や基板のそりの存在によってボイドが発生し、接合に不均一が生じることで、接合強度が低下するという問題を生じていた。

【0009】本発明は、このような問題を解決し、均一で接着性の強い陽極接合を実現し、マイクロマシン等の微細な三次元構造をもつ機能素子の製造を可能とすることを目的とするものである。

#### 【0010】

【課題を解決するための手段】上記問題点は、ガラス層と、半導体層と、前記ガラス層と前記半導体層の間にガラスの軟化点よりも低温で半導体と共に晶化する金属層を介在させ、加熱する工程と、前記半導体層側を陽極、前記ガラス層側を陰極として、これら両電極間に直流電圧を引加することにより、前記ガラス層と前記半導体層を接合する工程を有することを特徴とする陽極接合方法によって解決される。

【0011】図1及び図2を使って、本発明の原理を説明する。図中、11はガラス、12は金属薄膜、13はシリコン、15は加熱装置、16は電源、17はガラスに接続された金属の陰極端子、18はシリコンに接続された陽極端子を表す。始めに、図1(a)に示すように、ガラス11とシリコン13との間の陽極接合界面に、ガラスの軟化点よりも低温でシリコンと共に晶化する金属薄膜12、たとえば金の薄膜を挿入する。

【0012】次に、加熱装置15により共晶化点以上に温度を上昇させると、図1(b)に示すように、シリコン13と金12は反応して共晶化し、ガラス11とシリコン13の界面に薄くシリコンと金の共晶化合金の領域14が形成される。次いで、図2に示すように、シリコン側11が陽極17、ガラス側13が陰極18となるように金属膜20、21をはりつけ、それぞれ電源16と接続し、直流電圧を加える。その結果、陽極接合部分19を形成する。この接合が陽極接合であることは、図3(a)に示す電流の変化より証明される。図3(a)は、4

00ボルトの電圧を金を蒸着したシリコンとガラスとに印加した直後からの電流の変化を示したものであるが、電圧印加直後から急激に電流値が減少し、数分でほとんど電流が流れなくなる様子を示している。これは、典型的な陽極接合における電流変化であり、金を介在させて陽極接合が形成されていることが証明される。

【0013】一方、これとは対照的に、金を蒸着させたシリコンの蒸着面とアルミノケイ酸ガラス板と向かい合させた状態で、接合面を単に400°Cに加熱しただけで、電圧の印加を行わなかった場合では、全く接合しなかった。また、金を1μm程度コーティングしたコバール製の「TO-8」型金属パッケージのコーティング面とガラス板とを向かい合させた状態で、約10kgf/cm<sup>2</sup>に加圧し、さらに接合面の温度が400°Cになるように加熱した後、400ボルトの電圧を金側が陽極、ガラス側が陰極となるように印加して、陽極接合の形成を試みたところ、接合は起こらず容易に剥離した。この原因是、陽極接合を形成するためには、ガラス中の可動イオンが陰極へ移動した後、残った酸素原子と陽極金属との間で酸化物を形成する共有結合が進行することが必要であり、金のように酸素原子と共有結合しない金属のみでは陽極接合は起きないためと考えられる。従って、金を蒸着したシリコンとガラスにおいては、金—シリコンの共晶が、ガラスと陽極接合していることを示している。

【0014】以上のような方法で、接合した結果、従来の金を挿入しない場合には数百個/mm<sup>2</sup>の密度で発生していたボイドが、金を挿入した場合には数個/mm<sup>2</sup>程度の発生に激減する。これは事実上ボイドの発生がなくなったことに等しい。このように金薄膜を介在させたガラス11とシリコン13との陽極接合形成でボイドが減少するのは、図3(b)に示すように、共晶化合金領域14が軟らかいことによって、ガラス11とシリコン13の界面の塵等22に伴う非抵触部分の間隙が埋まり、接合界面を均一な状態にする効果があるからである。このようにして形成された陽極接合は、ボイドの発生の少ない強固な接合となる。

#### 【0015】

【発明の実施の形態】以下に本発明の第一の実施の形態を、図4を使って説明する。図4(a)に示すように、表面に厚さ約100nmの金31をスパッタ法により形成した大きさ20mm×20mmの正方形のシリコン基板30を、その金31蒸着面と、ナトリウムを含む厚さ約0.1mmのアルミノケイ酸ガラス板32と向かい合わせる。

【0016】次に、図4(b)に示すように、シリコン基板30とガラス板32の接合面が400°Cになるように加熱装置33により加熱し、シリコン基板30とガラス板32とを共晶化させた状態で、図4(c)に示すようにシリコン基板30の裏面を直流電源34の陽極端子35に接続し、ガラス板32の裏面を陰極端子36に接続し

て400ボルト程度の電圧を印加する。

【0017】このようにして形成したガラス板32とシリコン基板30との結合を、赤外線を用いて円形状に確認できるポイド部分をカウントする方法や、干渉縞の形状等により目視により確認する等の方法によって、ポイドの発生を検査すると、ポイドの発生がかなり少なくなっていることが分かった。以下にマイクロ電子銃(微小電界放射電子銃)の製造に本発明を適用した第二の実施形態を、図5～図10を用い説明する。

【0018】図5はマイクロ電子銃モジュールチップの模式断面図であり、図中40はマイクロフィールドエミッタ41を有する第1のシリコン、42はSiO<sub>2</sub>膜、43及び45は金を蒸着したCr膜、44はガラス絶縁層、46は加速用電極である第2のシリコンを示す。この図に示すように、マイクロ電子銃モジュールチップは、電子(e<sup>-</sup>)を発射するマイクロフィールドエミッタ41を有する第1のシリコン40と、電子を所定のエネルギーまで加速するための電極である第2のシリコン46と、絶縁して構造を支持する役目のガラス44とを重ね接合した構造体である。ここで、マイクロフィールドエミッタ41は、円柱の台座に先端の尖った三角柱が載っている形状である。また、ガラス絶縁層44には、マイクロフィールドエミッタ41から放出された電子を通過させるための開口部47が形成されている。

【0019】このようなマイクロ電子銃モジュールチップを製造するためには、主に第一のシリコン40と、ガラス絶縁層44及び第2のシリコン46の数層構造を形成する必要がある。ここでガラス絶縁層44の両側において、金薄膜をはさんでシリコンと陽極接合を行う方法を適用し、SiO<sub>2</sub>膜42が堆積された第1のシリコン40とガラス絶縁層44の第1の接合と、この接合体と第2のシリコン46との第2の接合を行う。その後、ウェハを各マイクロ電子銃モジュールチップに切り出し、各マイクロ電子銃モジュールチップを金属モジュールに接合して、マイクロ電子銃の製造を完成させる。以下、各工程について詳しく説明する。

【0020】まず、複数のエミッタ41を有するマイクロフィールドエミッタチップを多数形成したシリコンウェハ50を作製し、これに金薄膜を蒸着するまでの工程を簡単に述べる。

図6(a) 参照

図に示すように、約0.5μm厚のSiO<sub>2</sub>膜51を有するシリコンウェハ50を基板とする。

【0021】図6(b) 参照

次に、この基板に対して周知のフォトリソグラフィ法を用いて異方性エッティングを行い、エミッタの形成位置にあたるSiO<sub>2</sub>膜51のみを残し、他の部分のSiO<sub>2</sub>膜51を取り除く。

図6(c) 参照

等方性エッティングを用い、SiO<sub>2</sub>膜51をマスクにし

て、シリコンウェハ50をエッティングする。これにより、SiO<sub>2</sub>膜51直下のシリコンウェハ50はエッティングされないが、露出しているシリコンウェハ50はエッティングにより除去される。SiO<sub>2</sub>膜51直下のシリコンウェハ50も、両側からのサイドエッティングにより、図のような形状となる。最終的に、この部分52がエミッタとなる。

【0022】図6(d) 参照

次に熱酸化により、シリコンウェハ50の表面を酸化してSiO<sub>2</sub>膜53を膜厚0.3μm程度形成する。

図6(e) 参照

真空蒸着等の方法により、SiO膜54を全体に蒸着させる。膜厚は0.7μm程度である。SiO膜54は、エミッタとなる形状の周辺部及び上部のSiO<sub>2</sub>膜53の上には蒸着されるが、上部をSiO<sub>2</sub>膜51でカバーされたエミッタとなる位置52の周辺には蒸着されない。

【0023】図7(a) 参照

さらに、真空蒸着等の方法により、Cr膜55を全体に膜厚0.2μm程度蒸着させる。Cr膜55は、SiO膜54同様エミッタとなる位置52の周辺には蒸着されない。

図7(b) 参照

次いで、真空蒸着等の方法により、金薄膜56を全体に厚さ100nm程度蒸着させる。金薄膜56は、Cr膜55、SiO膜54同様エミッタとなる位置52の周辺には蒸着されない。

【0024】図7(c) 参照

BHFにより、エミッタとなる形状の上部のSiO<sub>2</sub>膜51、SiO膜54、Cr膜55、金薄膜56を全体にリフトオフする。BHFは、フッ酸系であるためSiO<sub>2</sub>膜51、SiO膜54はエッティングするが、金薄膜56で覆われた部分はエッティングしない。一方、エミッタとなる形状の上部は金薄膜56でカバーされていてもサインドが露出しているSiO<sub>2</sub>膜51、SiO膜54からのエッティングが進み、SiO<sub>2</sub>膜51、53、SiO膜54、Cr膜55、金薄膜56が全体に除去される。このリフトオフにより、エミッタ57が露出する。

【0025】図7(d) 参照

次に、金薄膜56で覆われたCr膜55を金薄膜56とともに、マスクを用いゲートの形状にパターニングする。以上の工程により、金薄膜56を蒸着した、エミッタ57を有するマイクロフィールドエミッタチップが作製される。次に上記マイクロフィールドエミッタチップとガラス絶縁層と加速用電極となるシリコンとの接合を行い、マイクロ電子銃モジュールチップを作成する方法について説明する。

【0026】なお、以下の工程で用いられるガラス板には、周知の技術を用いて、マイクロ電子銃の完成時にエミッタ57から放出された電子を通過させるための第1

の開口部とマイクロ電子銃の完成時に各マイクロフィールドエミッタチップの電極と給電ワイヤとを接続可能にする第2の開口部を形成してある。また、以下の工程で用いられる加速電極用の第2のシリコンウェハにも、マイクロ電子銃の完成時にエミッタ57から放出された電子を通過させるための開口部が形成され、接合面には予め、金が100nm程度の厚さにスパッタで蒸着してある。

【0027】図8(a) 参照

次に、図6(a)～(d)及び図7(a)～(d)の工程で作製したCr膜55の上に金薄膜56が蒸着した第1のシリコンウェハ60の金薄膜56の面と、絶縁層ガラス板61とを、陽極接合を用いて接合する。この場合、シリコンウェハ60として、例えば、径3インチ、厚さ500μmのものを用い、ガラス板61として、例えば、50mm×50mmで厚さ100μmのものを用いる。

【0028】第1の接合にあたって、まず、シリコンウェハ60の位置合わせマークとガラス板61の位置合わせマークを用いて位置合わせを行う。続いて、シリコンウェハ60とガラス板61の接合面が300°C程度になるようにヒータ62により加熱しつつ、シリコンウェハ60上の給電パッドを直流電源63の陽極64に接続し、ガラス板61は、図にはないが陰極端子を通して陰極65に接続して300ボルト程度の電圧を10分程度印加する。これにより複数のマイクロフィールドエミッタチップを有する第1のシリコンウェハ60と絶縁層ガラス板61の第1の接合が行われる。

【0029】図8(b) 参照

図8(a)によって接合された第1のシリコンウェハ60と絶縁層ガラス板61の模式断面図を図8(b)に示す。

図9(a) 参照

次に第1のシリコンウェハ60／絶縁層ガラス板61に、金を蒸着した加速用電極である第2のシリコンウェハ66との第2の接合工程について説明する。この場合、加速用電極用のシリコンウェハ66として、例えば、径3インチ、厚さ200μmのものを用いている。

【0030】第2の接合にあたって、まず、第2のシリコンウェハ66の位置合わせマークと絶縁層ガラス板61の位置合わせマークを用いて位置合わせを行う。続いて、第2のシリコンウェハ66と絶縁層ガラス板61の接合面が300°C程度になるように加熱装置62により加熱しつつ、第2のシリコンウェハ66上の給電パッドを直流電源63の陽極と接続し、絶縁層ガラス板61に既に接合された第1のシリコンウェハ上の給電パッドを直流電源63の陰極に接続して、300ボルト程度の電圧を10分程度印加する。これにより第2の接合工程である複数のマイクロフィールドエミッタチップを有するシリコンウェハ60／絶縁層ガラス板61と第2のシリコンウェハ66との第2の接合工程が行われる。

【0031】図9(b) 参照

図9(a)によって接合された第1のシリコンウェハ60と絶縁層ガラス板61及び第2のシリコンウェハ66の模式断面図を図9(b)に示す。

図10(a) 参照

05 前記第1の接合工程及び前記第2の接合工程の終了後に、加速用電極用シリコンウェハ66上のスクライプ用ラインを用いて、個々のマイクロ電子銃モジュールチップ67にカッティングし、分離する。マイクロ電子銃モジュールチップ67は、加速用電極68、ガラス絶縁層69、マイクロフィールドエミッタを有するシリコン層70の三層構造が、前述した接合工程により形成されている。

【0032】加速用電極68は、マイクロフィールドエミッタから放出された電子を通過させるための開口部71を有する。

図10(b) 参照

次に切り出したマイクロ電子銃モジュールチップ67を組み立てる。マイクロ電子銃のパッケージとしては、例えば「TO-5」型の金属パッケージ72を用いる。また、「TO-5」型の金属パッケージ72の表面に切り出されたマイクロ電子銃モジュールチップ67を接合させる。

【0033】次いで、加速用電極68、電極73、金属パッケージ72のそれぞれの端子を給電ワイヤ74により接続する。上記のような工程により、マイクロ電子銃を製造する。この方法によると、マイクロ電子銃を一度に多量製造することが可能である。以上、本発明の具体的な実施の形態について説明したが、本発明は、具体例のみに限定されるべきものではなく、種々の態様で実施することができ、多くの変形が可能である。

【0034】例えば、本実施の形態では、シリコンとガラスの接合に陽極接合法を例にとったが、これはシリコンとガラス又は半導体とガラスに限定するものではなく、金等と共に酸化される金属とガラスの接合であっても構わない。

【0035】

【発明の効果】以上通り、本発明によれば、接合界面に薄く形成された共晶化合金により、ボイドの原因となっていた接合界面の塵やそり等に伴う非抵触部分の間隙が埋まり、接合界面を均一で平坦な状態にする。その結果、ボイドの発生が防止され、接合がより均一で強固なものとなる効果を奏する。

【図面の簡単な説明】

【図1】本発明の原理の説明図(その1)である。

【図2】本発明の原理の説明図(その2)である。

【図3】本発明の原理の説明図(その3)である。

【図4】本発明の第1の実施の形態を示す説明図である。

【図5】本発明の第2の実施形態を示す説明図(その1)である。

【図6】本発明の第2の実施形態を示す説明図（その2）である。

【図7】本発明の第2の実施形態を示す説明図（その3）である。

【図8】本発明の第2の実施形態を示す説明図（その4）である。

【図9】本発明の第2の実施形態を示す説明図（その5）である。

【図10】本発明の第2の実施形態を示す説明図（その6）である。

【図11】従来の一般的な陽極接合の説明図である。

【図12】従来方法における問題点を表す図である。

【図13】陽極接合界面のボイド発生例を示す模式図である。

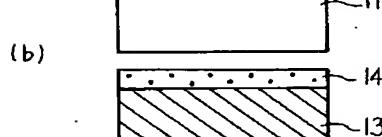
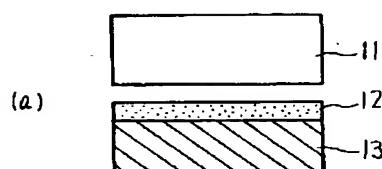
【符号の説明】

11、32、51、60 ガラス  
13、30、50、61、70 シリコン

|                |                    |
|----------------|--------------------|
| 17、36、62、76    | 陰極端子               |
| 18、35、63、77    | 陽極端子               |
| 16、34、55、64、78 | 電源                 |
| 15、33、54、65    | 加熱装置               |
| 05 12、31       | 金薄膜                |
| 14、37          | 共晶合金の領域            |
| 19、38          | 陽極接合部分             |
| 40             | 第1のシリコン            |
| 41             | マイクロフィールドエ         |
| 10 ミッタ         |                    |
| 42             | SiO <sub>2</sub> 膜 |
| 43、45          | 金を蒸着したCr膜          |
| 44             | ガラス絶縁層             |
| 46             | 加速用電極である第2         |
| 15 のシリコン       |                    |
| 47             | 開口部                |
| 60             | 金属パッケージ            |

【図1】

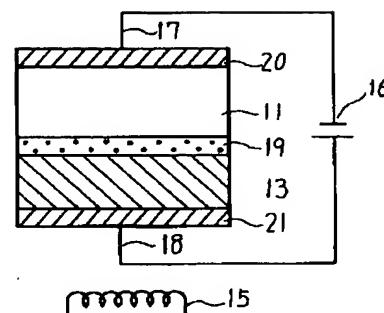
## 本発明の原理（その1）



15

【図2】

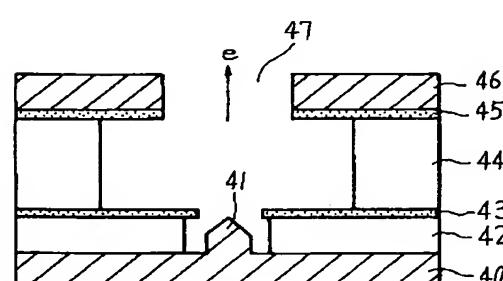
## 本発明の原理（その2）



15

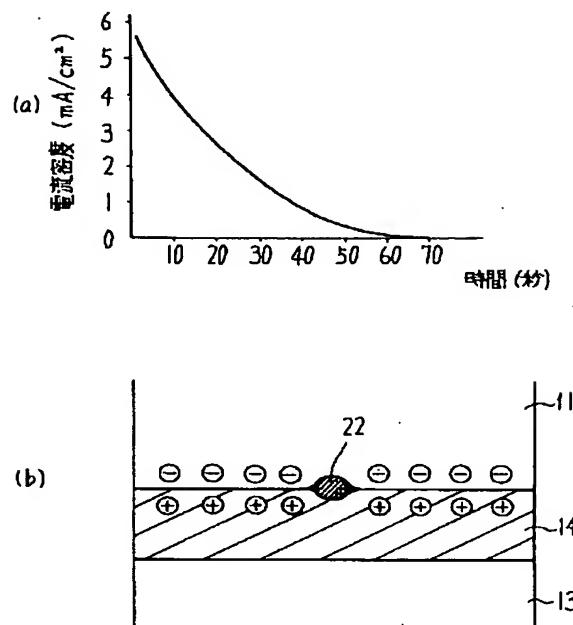
【図5】

## 本発明の第2の実施の形態（その1）



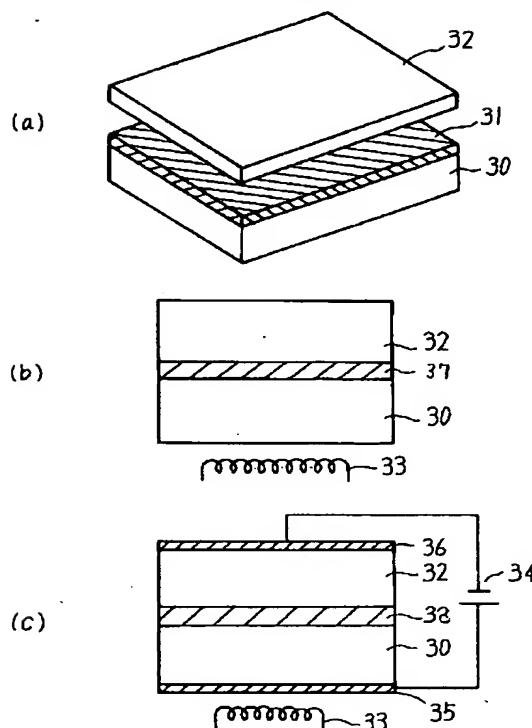
【図3】

本発明の原理(その3)



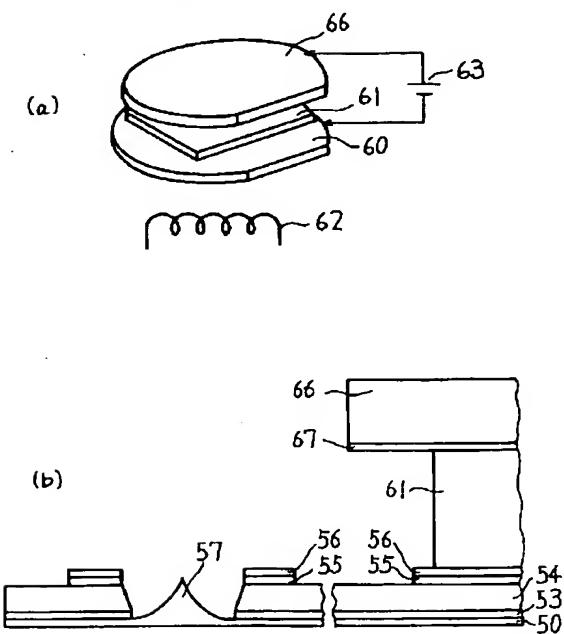
【図4】

本発明の第1の実施の形態



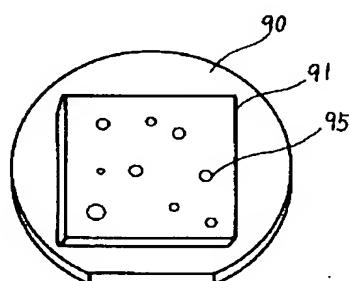
【図9】

本発明の第2の実施の形態(その5)

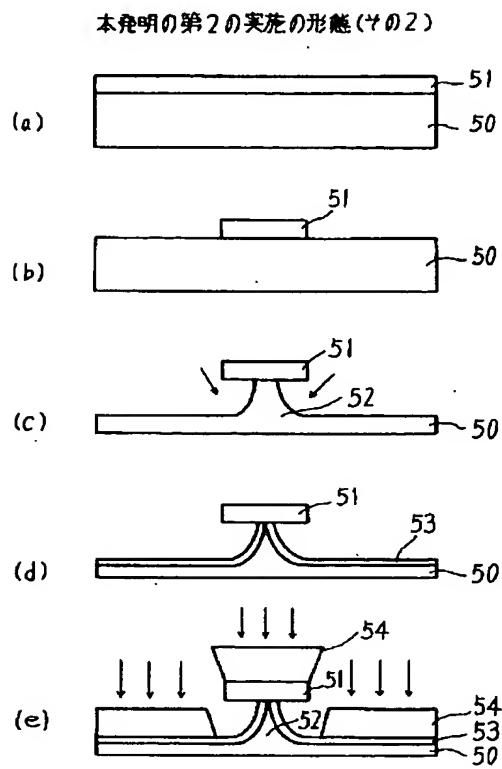


【図13】

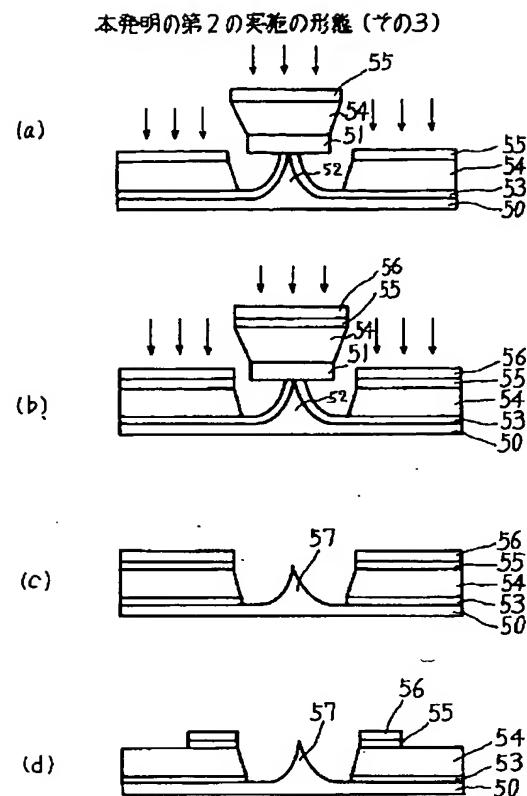
陽極接合界面のボイド発生例



【図6】

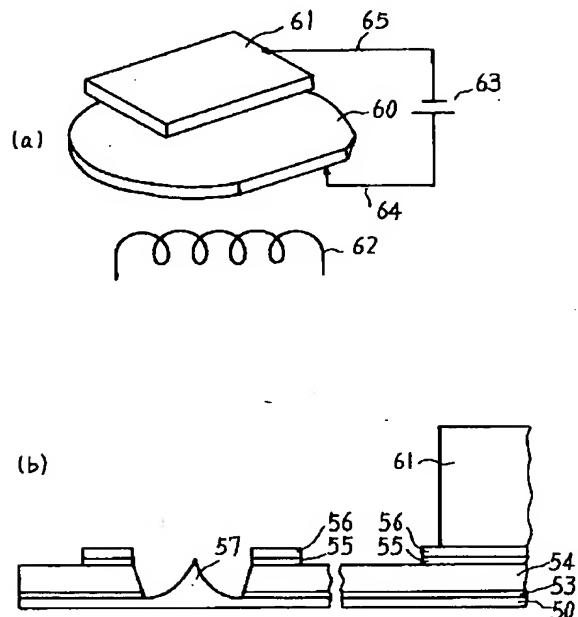


【図7】



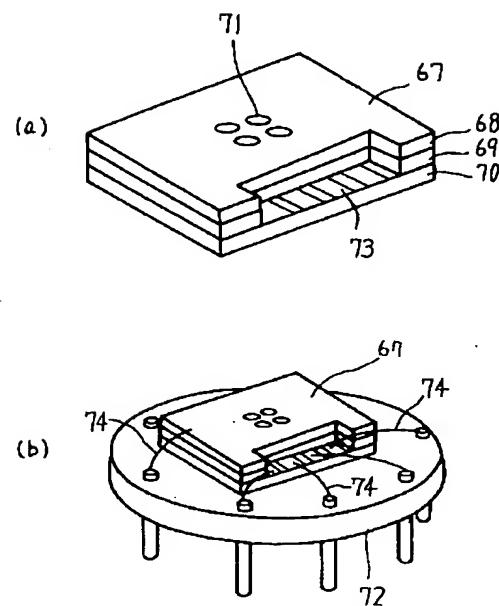
【図8】

本発明の第2の実施の形態(甲の4)



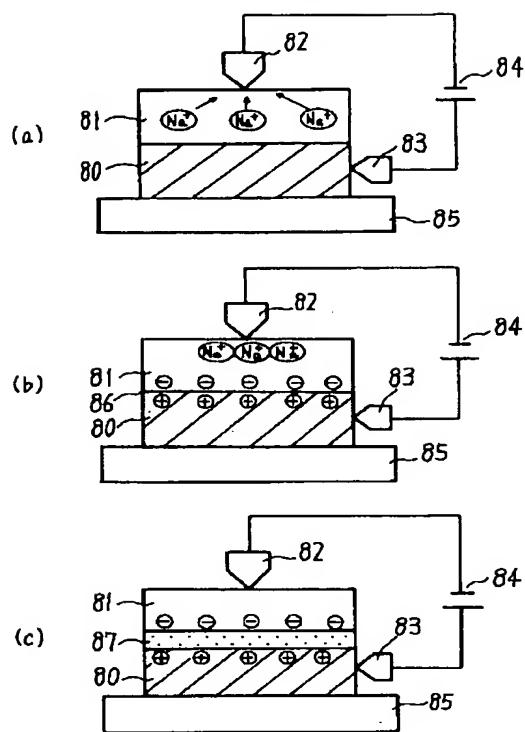
【図10】

本発明の第2の実施の形態(甲の6)



【図11】

## 陽極接合の原理



【図12】

## 従来方法における問題点

